

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-176432

(P2001-176432A)

(43) 公開日 平成13年6月29日 (2001.6.29)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テーマコード* (参考)
H 0 1 J 31/12		H 0 1 J 31/12	C
G 0 9 G 3/20	6 2 4	G 0 9 G 3/20	6 2 4 G
	3/22		E
H 0 1 J 29/84		H 0 1 J 29/84	

審査請求 未請求 請求項の数10 O L (全 9 頁)

(21) 出願番号 特願2000-327140(P2000-327140)

(22) 出願日 平成12年10月26日 (2000. 10. 26)

(31) 優先権主張番号 9 9 1 3 7 5 3

(32) 優先日 平成11年10月28日 (1999. 10. 28)

(33) 優先権主張国 フランス (F R)

(31) 優先権主張番号 0 0 0 4 1 7 1

(32) 優先日 平成12年3月31日 (2000. 3. 31)

(33) 優先権主張国 フランス (F R)

(71) 出願人 398014609

ピクステク ソシエテ アノニム

P I X T E C H S. A.

フランス国, 13790 ルーセット, ゼ

ットイードゥ ルーセット, アベニユ

オリヴィエ ペロワ (番地なし)

(72) 発明者 エリク コンベン

フランス国, 30250 アスペール, セ

デクス 1220, ル マ デ エール

(74) 代理人 100074930

弁理士 山本 恵一

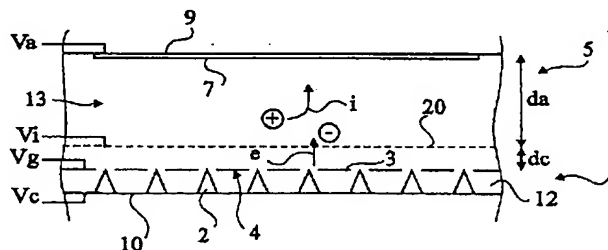
最終頁に続く

(54) 【発明の名称】 保護グリッドを有するフラットディスプレイスクリーン

(57) 【要約】

【課題】 電極間空間内に存在する正イオンからカソードを保護するフラットディスプレイスクリーンを提供する。

【解決手段】 電界効果の電子放出手段 (2) を備えたカソード (1) と、カソード (1) の反対側に配置されたカソード発光アノード (5) と、カソード (1) に対応付けられた抽出グリッド (3) と、少なくとも1つのフィルタリンググリッド (20、30、40) とを含み、フィルタリンググリッドは、電子衝撃に対して透過性を有し、このフィルタリンググリッドの一方の側に発生した寄生イオンが、他方の側に配置されたカソード又はアノードに到達することを禁止するようにバイアスされるフラットディスプレイスクリーンである。



## 【特許請求の範囲】

【請求項1】 電界効果の電子放出手段(2)を備えたカソード(1)と、

前記カソード(1)の反対側に配置されたカソード発光アノード(5)と、

前記カソード(1)に対応付けられた抽出グリッド

(3)と、

少なくとも1つのフィルタリンググリッド(20、30、40)とを含み、

前記フィルタリンググリッドは、電子衝撃に対して透過性を有し、このフィルタリンググリッドの一方の側に発生した寄生イオンが、他方の側に配置された前記カソード又は前記アノードに到達することを禁止するようにバイアスされることを特徴とするフラットディスプレイスクリーン。

【請求項2】 前記フィルタリンググリッド(20、30、40)を、前記アノード(5)の最高バイアス電位(Va)よりも高い電位(Vi)にバイアスできることを特徴とする請求項1に記載のスクリーン。

【請求項3】 前記フィルタリンググリッド(30)を、負又は零電位(Vi)にバイアスできることを特徴とする請求項1又は2に記載のスクリーン。

【請求項4】 前記フィルタリンググリッド(30)の前記バイアス電位(Vi)は、表示周期以外の前記負又は零電位と、表示周期中の前記アノード(5)の最高バイアス電位(Va)よりも高い前記電位との間で切替可能であることを特徴とする請求項2又は3に記載のスクリーン。

【請求項5】 前記フィルタリンググリッド(20、40)は、前記アノード(5)よりもカソード(1)の近くに置かれることを特徴とする請求項1又は2に記載のスクリーン。

【請求項6】 前記アノード(5)の最高バイアス電位(Va)よりも高い電位にバイアスされる第1のフィルタリンググリッド(40)と、該第1のフィルタリンググリッドよりもアノードの近くに配置された第2のフィルタリンググリッドとを含むことを特徴とする請求項1から5のいずれか1項に記載のスクリーン。

【請求項7】 前記第2のフィルタリンググリッド(40)は、前記アノード(5)の最高バイアス電位よりも低く、好ましくは前記カソード(1)の最小バイアス電位(Vc)よりも低い電位にバイアスされることを特徴とする請求項6に記載のスクリーン。

【請求項8】 前記第1のフィルタリンググリッド(40)の前記バイアス電位は、表示周期以外の負又は零電位と、表示周期中の前記アノード(5)の最高バイアス電位(Va)よりも高い電位と、の間で切替可能であることを特徴とする請求項6に記載のスクリーン。

【請求項9】 少なくとも1つの前記フィルタリンググリッド(20、30、40、40')は、前記アノード

(5)又は前記カソード(1)に集積されることを特徴とする請求項1から8のいずれか1項に記載のスクリーン。

【請求項10】 表示周期の間に挿入された再生周期中に、前記抽出グリッド(3)及び前記カソード(1)の電位よりも高い電位に前記アノード(5)をバイアスする段階と、負又は零電位に前記追加グリッド(30)をバイアスする段階とを含むことを特徴とする、請求項1から9のいずれか1項に記載のスクリーンを制御する方法。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、フラットマイクロチップディスプレイスクリーン、具体的にはカソード発光スクリーンと称されるものに関する。そのアノードは、絶縁領域によって相互に分離され、電子衝撃によって励起されやすい、発光素子を支持する。この電子衝撃は、発光素子をバイアスするために必要であり、低い抽出電位でマイクロチップ又は層から発生することができる。

【0002】この説明を簡単にするために、マイクロチップスクリーンのみについて以下では検討するが、本発明は、一般的に、種々の前述したタイプのスクリーン及びその均等物に関することに注目すべきである。

【0003】

【従来の技術】図1は、本発明が関係するタイプのフラットカラーマイクロチップスクリーンの従来の構造の一例を表している。

【0004】このようなマイクロチップスクリーンは、本質的に、マイクロチップ2を有するカソード1と、該マイクロチップの位置に対応するホール4を備えた抽出グリッド3とから形成される。カソード1は、カソード発光アノード5の反対側に配置され、そのガラス基板6は、例えばスクリーン表面を形成する。

【0005】マイクロチップスクリーンの動作原理及び具体的な実施形態は、例えばコミッサリアタレエネルジアトミックの米国特許第4940916号公報に記載されている。

【0006】カソード1は、複数行から構成され、例えばガラスからなる基板10上に、導電層を網状に構成したカソード導体から形成される。マイクロチップ2は、カソード導体上にデポジットされた抵抗層11上に作られる。図1は、カソード導体を表すことなく、網の内側を部分的に表している。カソード1は、複数行に構成されたグリッド3に対応する。グリッド3は、挿入された絶縁層12を有するカソードプレート上にデポジットされる。グリッド3の行とカソード1の列との交点が、画素を規定する。

【0007】このデバイスは、マイクロチップ2から電子を抽出するために、カソード1とグリッド3との間に

作られた電界を用いる。そして、適切にバイアスされると、電子は、アノード5の蛍光素子7に引きつけられる。図1に描かれたようなカラースクリーンの場合、アノード5は、例えば、色（赤、緑及び青）に各々対応する蛍光素子7r、7g及び7bの交互ストリップを備えている。ストリップは、絶縁体8によって互いに分離されている。蛍光素子7は、電極9上にデポジットされる。該電極9は、例えば、インジウム及びわずら酸化物（ITO）のような（アノードがスクリーン表面を形成するならば透過性のある）導電層の対応するストリップから形成される。赤、緑及び青のストリップ群は、例えば、カソード1に対して交互にバイアスされる。従って、カソード／グリッドの画素のマイクロチップ2から抽出された電子が、色の各々に対向する蛍光素子7に交互に向けられる。モノクロスクリーンの場合、アノード5は、1つの平面、即ちこの場合別々にバイアスされる2つの群の交互ストリップの中に構成された、同一色の蛍光素子を支持する。

【0008】前述したような他のカソード／グリッド及びアノードの構造が、理解できる。例えば、アノード蛍光素子は、スクリーン画素の大きさに対応する基本パターンで分散されてもよい。アノードは、更に、ストリップの幾つかの群又は蛍光素子の基本パターンから形成されるとしても、ストリップの群又はパターンによって切り替えられなくてもよい。全てのストリップ又はパターンは、例えば導電面によって支持されることによって、同一電位となる。そのとき、アノードは、色が交互にバイアスされる「切替」と逆に「非切替」にされる。

【0009】励起された蛍光素子を支持するアノードパターンのストリップは、カソードに対して数百ボルトの電圧にバイアスされる。幾つかのストリップ群を持つ切替アノードを有するスクリーンの場合、他のストリップは零電位になる。バイアス電位の値の選択は、蛍光素子の特性及びカソード側の放出手段の特性とつながる。

【0010】カソードマイクロチップによる電子放出のために、カソードは、グリッド3にと比較して十分な電位差にされなければならない。従来、カソードとグリッドとの間が50Vのオーダの電位差の下で、電子放出は生じず、用いられる最大放出は、80Vのオーダの電位差に対応する。例えば、グリッド3の行は、実質的に80Vのオーダの電位にバイアスされる。カソード1の列は、最大放出電位と非放出電位との間の範囲のそれぞれの電位（例えばそれぞれ0V及び30V）に、もたらされる。従って、1行の全ての画素の輝度が、（アノードが、色毎に選択的にバイアスされる幾つかのストリップ群を含むならば、色部品当たりで）設定される。従来のスクリーン制御モードは、秒当たり、例えば50から60の画像を形成することからなる。従って、約20msの期間は、各イメージを形成するために利用可能である。この期間は、フレーム期間と称される。

【0011】

【発明が解決しようとする課題】従来のスクリーン内に生じる問題は、イオンが電極間空間13内に存在することである。実際に、電極間空間は真空の下で作られる。層は、種々の電極から構成され、残留ガスは、電子衝撃の影響の下でイオンを発生させる。そのとき、これら正イオンは、最低電位で電極に引きつけられる。

【0012】（ディスプレイフレーム又は副フレーム中の）通常の動作において、電子によるアノードの蛍光素子の衝撃が、正イオンの発生に起因する。これら陽イオンは、そのとき、最低電位であるカソードに向かって加速され、物理的に又は化学的にそれを損傷することができる。

【0013】いくつかのスクリーンにおいて、再生アドレッシングモードと称されるものは、周期的で且つディスプレイ周期以外で、放出状態へカソードマイクロチップをもたらし、アノード電極が低電位にバイアスされる。このタイプの制御方法の一例が、欧州特許出願0747875号に記載されている。

【0014】生じる問題は、アノードによってもはや引きつけられないために、カソードによって放射された電子が抽出グリッド上でフォールバックすることである。この現象は、グリッド表面で吸収された種のイオン化に従う。従って、生じた陽イオンは、零電位であるアノードへ向かって加速され、蛍光素子を汚染する。再生段階中のこのアノードのイオン衝撃は、スクリーンのオン及びオフの領域で異なるエージングを生じる。実際に、再生段階中のオフ領域の蛍光素子の光効率の低下が、観察される。

【0015】

【課題を解決するための手段】本発明は、寄生イオンの悪い効果に対して保護するスクリーンの新規な構成を提供することによって、従来のスクリーンの課題を解決することを目的とする。本発明は、特に、電極間空間内に存在する正イオンからカソードを保護することを目的とする。カソードは、実際に、化学的又は物理的な汚染に、特に影響されやすい。このような場合は、特にマイクロチップスクリーンの場合である。

【0016】また、本発明は、実現が特に簡単であり、従来のスクリーンのアノード、カソード又は抽出グリッドのいずれも変更する必要がない、解決策を提供することも目的とする。

【0017】更に、本発明は、カソード／グリッド及びマイクロチップスクリーンアノードの従来の製造工程を変更することなく実現できる解決策を提供することも目的とする。

【0018】第1の態様によれば、本発明は、スクリーン電極の従来のアドレス指定を変更する必要がなく、特にアノード、カソード及び抽出グリッドのそれぞれのアドレス指定電位を変更する必要がない解決策を提供する

ことを目的とする。

【0019】第2の態様によれば、本発明は、電子衝撃に対してアノードの蛍光素子を保護すると共に、従来の再生周期を実行する可能性を維持することを目的とする。

【0020】これら目的を達成するために、本発明は、電界効果の電子放出手段を備えたカソードと、カソードの反対側に配置されたカソード発光アノードと、カソードに対応付けられた抽出グリッドと、少なくとも1つのフィルタリンググリッドとを含み、フィルタリンググリッドは、電子衝撃に対して透過性を有し、このフィルタリンググリッドの一方の側に発生した寄生イオンが、他方の側に配置されたカソード又はアノードに到達することを禁止するようにバイアスされるフラットディスプレイスクリーンを提供する。

【0021】本発明の一実施形態によれば、フィルタリンググリッドを、アノードの最高バイアス電位よりも高い電位にバイアスできる。

【0022】本発明の一実施形態によれば、フィルタリンググリッドを、負又は零電位にバイアスできる。

【0023】本発明の一実施形態によれば、フィルタリンググリッドのバイアス電位は、表示周期以外の負又は零電位と、表示周期中のアノードの最高バイアス電位よりも高い電位と、の間で切替可能である。

【0024】本発明の一実施形態によれば、フィルタリンググリッドは、アノードよりもカソードの近くに置かれる。

【0025】本発明の一実施形態によれば、アノードの最高バイアス電位よりも高い電位にバイアスされる第1のフィルタリンググリッドと、該第1のフィルタリンググリッドよりもアノードの近くに配置された第2のフィルタリンググリッドとを含む。

【0026】本発明の一実施形態によれば、第2のフィルタリンググリッドは、アノードの最高バイアス電位よりも低く、好ましくはカソードの最小バイアス電位よりも低い電位にバイアスされる。

【0027】本発明の一実施形態によれば、第1のフィルタリンググリッドのバイアス電位は、表示周期以外の負又は零電位と、表示周期中のアノードの最高バイアス電位よりも高い電位との間で切替可能である。

【0028】本発明の一実施形態によれば、少なくとも1つのフィルタリンググリッドは、アノード又はカソードに集積される。

【0029】また、本発明は、表示周期の間に挿入された再生周期中に、抽出グリッド及びカソードの電位よりも高い電位にアノードをバイアスする段階と、負又は零電位に追加グリッドをバイアスする段階とを含む方法を提供する。

【0030】本発明の前述した目的、特徴及び効果は、添付図面と共に、以下の具体的な実施形態の限定しない

説明の中で詳細に説明される。

【0031】

【発明の実施の形態】種々の図面の中で、同一参照符号は同一構成素子を示している。明確にするために、本発明の理解に必要な構成素子だけを図面の中に表し、以下で説明する。特に、本発明によるスクリーンのカソードグリッド又はアノードの形態は、詳細に説明せず、特に示さない限り本発明の対象物ではない。本発明は、いずれの従来のスクリーン構造にも、即ちそのカソードグリッド及びそのアノードがどのような構造であっても適用できる。更に、簡単にするために、構成部品の位置を説明したいとき、参照符号をカソードグリッド組立体を指示するカソードに付す。

【0032】本発明の特徴は、フラットディスプレイスクリーンの抽出グリッドとアノードとの間に、少なくとも1つの追加フィルタリンググリッドを提供する。該追加フィルタリンググリッドは、寄生イオンの軌道を改善し、追加フィルタリンググリッドの一方の側に現れ、スクリーンの範囲を定める電極（アノード又はカソード）に到達するようにこのグリッドの他方の側へ伝播する寄生イオンを妨げるようにバイアスされる。

【0033】本発明の第1の態様によれば、1つ以上の追加フィルタリンググリッドは、特に、アノードから放出され、カソードに到達するようになされる正イオンに対して、バリアを形成する。

【0034】本発明の第2の態様によれば、1つ以上の追加フィルタリンググリッドは、2つの表示周期の間の少なくとも1つの再生周期中に、電極間空間に存在するイオンを捕獲する。

【0035】図2は、本発明の第1の態様に従って、フラットディスプレイスクリーンの第1の実施形態を、部分的且つ概略的に表している。図2において、種々の素子が、断面図として記号的に表されている。

【0036】従来、本発明のフラットマイクロチップスクリーンは、蛍光素子7を支持する1つ又は幾つかのアノード電極9と、その反対側に配置された電子放出マイクロチップ2を支持するカソード電極10とを含む。また、従来、マイクロチップの位置にホール4を有する抽出グリッド3は、（参照符号1で指示された）カソードに対応し、絶縁層12上にデポジットされている。電極間空間13は、通常、真空にされる。

【0037】本発明の第1の態様によれば、少なくとも1つの追加フィルタリンググリッド20は、カソードグリッド1と（参照符号5によって指示された）アノードとの間に配置される。この第1の態様によれば、グリッド20の主な機能は、カソード1を、アノード5から発生した正イオンの衝撃から防ぐことである。この目的のために、この実施形態の特徴によれば、グリッド20は、アノード5の最大バイアス電位 $V_a$ よりも高い電位 $V_i$ にバイアスされる。従って、グリッド20とアノ

ド5との間の空間（間隔 $d_a$ ）に位置する陽イオン $i$ は、最低電位にあるアノードに引きつけられる。バイアス電位 $V_i$ は、電位 $V_a$ よりも少なくとも20ボルト大きいことが好ましい。この20ボルトの値は、イオンがグリッド20を横切ることを防ぐために必要な電位バリアの振幅に対応して、選択される。一般に、これら創出される陽イオンの運動エネルギーは、数電子ボルトになる。

【0038】図2に描かれた第1の態様によれば、1つの追加グリッド20が設けられている。グリッド20は、電極間空間13において、アノード5よりもカソード1に近いところに配置されるのが好ましい。従って、グリッド20は、電極間空間13内に位置する残留ガス分子のイオン化から生じる正イオンがカソードに到達することを防ぐという、第2の効果を有する。グリッド20は、カソードプレートによって支持されるものであってもよい。

【0039】図3は、第1の態様に従って、本発明の第2の好ましい実施形態を、図2の断面図と同様の簡単な断面図で表している。

【0040】この実施形態によれば、電極間空間13内に2つの追加グリッド40及び40'が設けられている。第1の実施形態のグリッド20と同様に、第2のグリッド40'よりもカソード1に近いところにある第1のグリッド40は、該グリッド40よりもアノード5の側に存在する陽イオン $i$ がカソード1に到達することを防ぐ機能を有する。グリッド40は、グリッド20と同様に、アノードの最大電位よりも高い電位 $V_{i1}$ にバイアスされる。

【0041】アノード5と第1のグリッド40との間に配置された第2のグリッド40'は、空間13内で、電界の第2の反転をさせる機能を有する。これは、本質的に、電子衝撃の後でアノードから放出された、負イオン $c$ 及び二次電子 $e_s$ の軌道を妨害することを可能にする。そうしないと、これら負の電荷種は、第1のグリッド40によって引きつけられる。一度、グリッド40において中立化すると、これら種は、グリッド40の電子衝撃によってイオン化される。そして、グリッド40とカソード1との間に位置する陽イオンを創出し、それがカソード1に引きつけられる。

【0042】本発明によれば、グリッド40'は、負の種（陰イオン及び二次電子）をアノード5へ反発するように、そのアノード5の最大バイアス電位 $V_a$ よりも低い電位 $V_{i2}$ にバイアスされる。これは、カソードから放出された電子が、アノードに引きつけられて留まらなければならないことと同じである。電位 $V_{i2}$ は、カソードの最小バイアス電位 $V_c$ よりも低くするのが好ましい。従って、カソードから放出された電子は、グリッド40'によって集められた分子を取り除くリスクがない。

【0043】アノードから放出された陽イオン $i$ は、該アノード又は最低電位のグリッド40'によって集められると共に、グリッド40によって反発するので、カソードに到達するリスクがないことに注目すべきである。

【0044】電界の1つの反転が行われる第1の実施形態に対して、アノードとカソード-グリッドとの間で電界の向きの二重反転が行われる第2の実施形態の効果は、カソード1が、アノードから発生した陽イオン及び陰イオンの両方から保護されることである。第1の実施形態については、電極間空間13内に含まれた残留ガスのイオン化によって発生した陽イオンからカソードを保護することができるように、グリッド40はカソードの近くに配置されるのが好ましい。

【0045】図4A及び図4Bは、本発明の第2の態様の実施形態によるフラットマイクロチップを、図2及び図3と類似の表現で表している。

【0046】この第2の態様によれば、追加フィルタリンググリッドは、特に再生周期中に電子のフォールバックの効果により抽出グリッドから放出されたイオンを捕獲する機能を有する。

【0047】従来、この第2の態様によるマイクロチップは、図2及び図3のスクリーンと同様に、電子放出マイクロチップ2に対応するカソード電極10を含む、参照符号1で指示されたカソードを形成する。抽出グリッド3は、挿入された絶縁体12を有するカソード1上にデポジットされる。グリッド3は、蛍光素子7を指示する1つ又は幾つかの電極9から形成された電極5に向かう電子の軌道を可能にするために、マイクロチップの位置にホール4を設けている。

【0048】本発明の第2の態様によれば、追加グリッド30は、電極間空間13内でカソード1とアノード5との間に配置される。これは図面に表されていないけれども、グリッド3は、図2のグリッド20と同様に、カソードの近くに配置されるのが好ましい。

【0049】スクリーンが表示段階（図4A）にあるか又は再生段階（図4B）にあるかによって、グリッド30は、異なる電位の信号 $V_i$ によってアドレス指定される。従って、本発明の第2の態様は、詳細には、表示周期（フレーム又は副フレーム）の間に再生段階に制御されるマイクロチップスクリーンに適用される。

【0050】図5は、本発明の一実施形態によれば、図4A及び図4Bのスクリーンの種々の素子をアドレス指定するための信号の形状の一例を、タイミング図の形式で描いている。この図は、表示周期Aの間及び再生周期Bの間それぞれに、アノード5の電位 $V_a$ と、カソード1の電位 $V_c$ と、抽出グリッド3の行の電位 $V_g$ と、追加グリッド30の電位 $V_i$ とをそれぞれアドレス指定することを表している。

【0051】本発明のこの実施形態に従って、本発明の第1の態様によれば、グリッド30の電位 $V_i$ は、表示

10

20

30

40

50

周期中に、アノード 5 の最大アドレス指定電位  $V_a$  よりも高くなるように選択される。従って、これら周期 (図 4A) 中に、グリッド 30 とアノード 5 との間に存在する陽イオン  $i$  は、アノード 5 に捕獲される。カソードから放出された電子  $e$  は、アノード 5 に到達するように、電極間空間 13 内を通常通り伝播する。更に、電位間の関係が同じであるために、第 1 の態様の中で説明したものと同一効果が得られる。図 5 において、特定の画素の輝度設定値に従って、電位  $V_c$  が 0 から 30 V の間の値をとるということが、斜線によって描かれている。

【0052】図 5 に描かれた例において、アノード 5 の電極 9 が 250 V 電位でアドレス指定され、抽出グリッド 3 が行当たり 70 V 電位でアドレス指定されていることを想定している。グリッド 30 は、例えば、表示周期 A 中に 300 V のオーダの電位にバイアスされる。

【0053】前述された欧州特許出願第 0747875 号に記載されたタイプの再生段階で行われるフレーム帰線 (fly-back) 周期 B 中に、この実施形態によれば、追加グリッド 30 が零電位にもたらされる。

【0054】再生段階において、前述した文章の中で説明した方法と異なって、アノード 5 の全ての電極 9 が正電位におかれる。フィルタリンググリッド 30 は、零又は更に低い電位に下げられる。しかしながら、カソード 1 のマイクロチップ 2 は、最大放出電位 (例えば 80 V にバイアスされたグリッド 3 に対して 0 V) におかれる。(グリッド 3 でフォールバックした、マイクロチップから放出された電子のために) 抽出グリッド 3 から放出された陽イオンは、零電位にあるフィルタリンググリッド 30 に引きつけられる。アノードがグリッド 30 の電位よりも高い電位に維持されるために、陽イオン  $i$  は、グリッド 30 か、又は近くで曲がった後のグリッド 30 のどちらか一方によって集められる。再生周期中に、グリッド 30 をバイアスすることは所望の動作と同じであり、即ち電子がアノード 5 に引きつけられないことに注目すべきである。実際に、グリッド 30 は、電子衝撃に対するシールドとして作用し、高い電位の抽出グリッド 3 へ向かって反発される。

【0055】もちろん、実際に、カソード及びグリッド電極は、複数行及び複数列の構成に従ってアドレス指定され、アノード電極は、カラースクリーンの場合に色によってアドレス指定されてもよい。しかしながら、これは、本発明の動作を基本的に変更しない。それゆえ、図 5 において、表示周期 A 中に電位  $V_c$  でアドレス指定するカソード行は、0 から 30 V の間の範囲の任意の電位によって描かれ、対応するグリッド 3 の行は、実質的に 70 V 電位にバイアスされる。もちろん、アドレス指定されないグリッド行と、切替カラーアノードの場合のアドレスされない色のアノード電極とは、0 V 電位になる。

【0056】本発明の第 2 の態様の効果は、アノード側

におけるカラードリフト、又はカソードの絶縁領域の充電効果に対するブレイクダウンを避けるために別に用いられる、フラットディスプレイスクリーンの再生段階の不利な効果を妨げることである。

【0057】図 3 及び図 6 によって描かれた本発明の第 2 の態様の他の実施形態によれば、スクリーンは、二重グリッド 40 及び 40' で動作するものであってもよい。表示周期中に、スクリーンは、図 3 に関して説明された第 2 の態様に従って動作する。即ち、追加グリッド 40 は、アノードから放出されたイオンから、及びグリッド 40 とアノードとの間の残留イオン化ガスから、カソードを保護する。表示周期以外 (図 6)、即ち再生周期中に、グリッド 40 は、電位  $V_c$  よりも低い電位  $V_{i1}$  に下げられ、グリッド 40' は、陽イオンがグリッド 40' に到達しないように電位  $V_g$  よりも高い電位  $V_{i2}$  にもたらされる。そして、アノードは、カソード側で放出された陽イオンから保護される。

【0058】本発明の効果は、検討されたいずれの態様も、アノード、カソード及び抽出グリッドに関するフラットディスプレイスクリーンの従来の構造を考慮していることである。

【0059】検討されたいずれの態様も、マイクロチップスクリーンの場合に、イオン衝撃に非常に良く感応する構成素子を含むカソードが、このような衝撃に対して保護されることに注目すべきである。

【0060】本発明の別の効果は、フラットディスプレイスクリーンの従来のアドレス指定と完全に同じであることである。

【0061】1 つ以上の追加グリッド 20、30、40 又は 40' は、金属であるのが好ましく、カソードからアノードへの電子衝撃  $e$  を妨害することを妨げるために強い透過性を有するように作られる。例えば、グリッド 20 は、開口が、その表面の 80 % を占める。実際に、グリッドの透過性は、その網の電位の行の妨害に依存する。例えば、図 3 について、グリッド 40' は、非常に透過的でなければならない (網の内側の電界行を、電位  $V_c$  よりも高い電位に留めなければならない) が、その導体は、電子によって衝撃されることを妨げるために、電位  $V_c$  よりも低い電位になる。

【0062】1 つ以上の追加グリッド 20、30 又は 40 は、何らかの適合手段、例えば絶縁スペーサによってカソード 1 とアノード 5 との間に維持された独立プレートであってもよい。該絶縁スペーサは、グリッドの固有機械的保持 (intrinsic mechanical hold) に従って、スクリーン表面に一樣に分布するのが好ましい。しかしながら、所望のフィルタリング機能に適合したいずれかの他の構造を備えてもよい。例えば、グリッドは、アノード又はカソードによって支持された絶縁パッドに一樣に分散され又はおかれた導体ペレット又はグリッドの、一方向又は二方向 (垂直である必要はない) のスクリーン

の辺の間に伸びたワイヤから形成されてもよい。

【0063】他の実施形態として、1つ以上の追加グリッドが、金属である代わりに、抵抗又は半導体グリッドであってもよいことに注目すべきである。

【0064】もちろん、本発明は、当業者によれば容易に種々の変更、修正及び改善をすることができる。特に、アノードから及びカソードから追加グリッドまでの離す距離の選択は、選択された実施形態に、及びありうる技術的なスクリーン製造の制約に依存する。例えば、特定の場

合、蛍光素子を汚染することを避けるためにアノード上に金属グリッドを直接置くことは好ましくない。中間スペーサ構造は、それらの上に自己支持グリッドを吊すことを提供しなければならない。しかし、1つ以上の追加グリッドは、集積電子回路における製造技術を用いることによってカソードグリッド及び／又はアノードに集積されて提供されてもよい。

【0065】このような製造技術を用いる本発明の実現の一例は、図7に表されている。前述の図に関連して説明された種々の構成部品（基板6及び10と、カソード導体11と混同して表された抵抗層11と、マイクロチップ2と、絶縁層12と、ホール4を設けた抽出グリッド3と、アノード導体9と、蛍光素子7と）が、表されている。グリッド40は、挿入された絶縁層50を有するグリッド3上にデポジットされること（導電層デポジション）によってカソードから支持され、例えば画素パターンに従って開口される。グリッド40は、アノードによって支持され、基本アノードパターン（9、7）の間に挿入された、例えば（少なくとも表面の）バイアス可能な導電パッド51によって形成される。電位V<sub>i1</sub>及びV<sub>i2</sub>は、前述で説明した状態（特に図3に

関して）を考慮して、等電位に設定される。

【0066】更に、本発明は、モノクロスクリーン又はカラースクリーンについて、実現でき且つ重要であり、本発明の第2の態様に従ってアドレス指定することに必要な適合は、前述の機能的な説明に基づいて当業者の能力によって可能となる。特に、本発明は、どのような画素構成でも、蛍光素子に対するどのようなアノードの分散でも実現される。

【0067】更に、本発明はマイクロチップスクリーンに関して前述してきたけれども、通常、カソード蛍光アノードが電子衝撃にさらされる電界効果スクリーンの全てのタイプに適合できることに注目すべきである。

【0068】このような変更、修正及び改善は、この開

示の部分の中にあり、本発明の技術的思想及び見地の中になる。従って、前述の説明は、単なる例としてであり、限定するものではない。本発明は、特許請求の範囲及びその均等物として規定されたものだけにのみ限定される。

【図面の簡単な説明】

【図1】従来技術と解決課題とを表すフラットカラーマイクロチップスクリーンの構造図である。

【図2】本発明の第1の態様に従うマイクロチップスクリーンの第1の実施形態の断面図である。

【図3】本発明の第1の態様に従うマイクロチップスクリーンの第2の実施形態の断面図である。

【図4A】本発明の第2の態様に従うマイクロチップスクリーンの実施形態における、第1の動作段階を表す断面図である。

【図4B】本発明の第2の態様に従うマイクロチップスクリーンの実施形態における、第2の動作段階を表す断面図である。

【図5】図4A及び図4Bのスクリーンを制御する本発明による方法の一実施形態のタイミング図である。

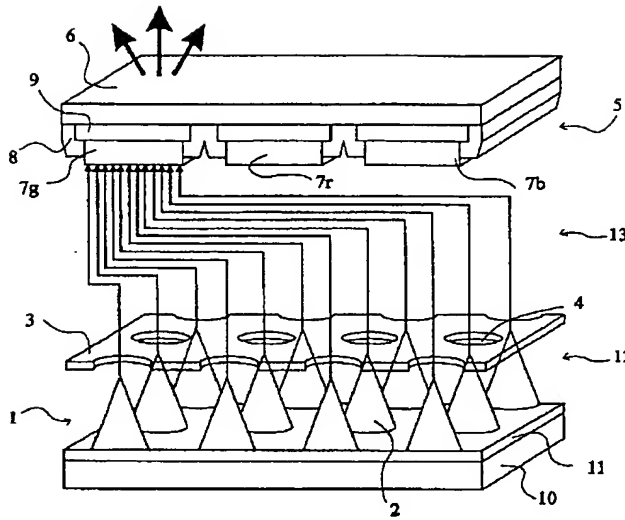
【図6】本発明の第2の態様に従うスクリーンの他の実施形態の動作を、図3と同様に表して断面図である。

【図7】本発明の第1の態様の第1の実施形態に従うスクリーンの断面図である。

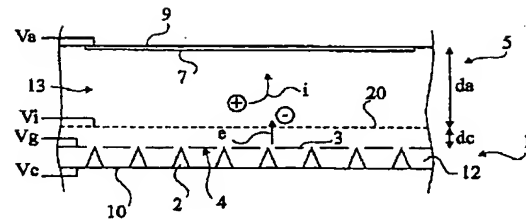
【符号の説明】

- 1 カソード、カソードグリッド
- 2 電子放出マイクロチップ
- 3 抽出グリッド
- 4 ホール
- 5 アノード導体、カソード発光アノード、アノード電極
- 6 ガラス基板
- 7、7g、7r、7b 蛍光素子
- 8 絶縁体
- 9 アノード電極
- 10 カソード電極、基板
- 11、11' 抵抗層
- 12 絶縁層
- 13 電極間空間
- 20、30、40、40' 追加フィルタリンググリッド
- 50 絶縁層
- 51 導電パッド

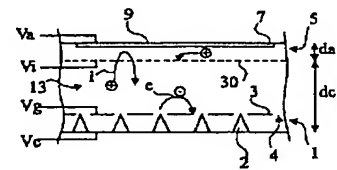
【図 1】



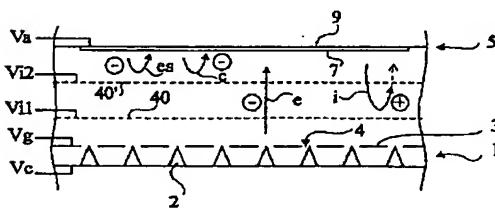
【図 2】



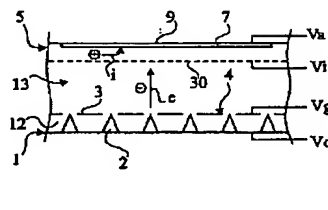
【図 4 B】



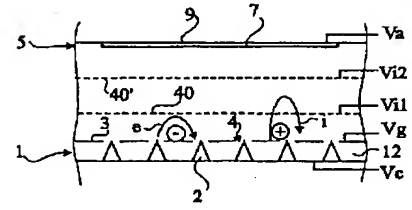
【図 3】



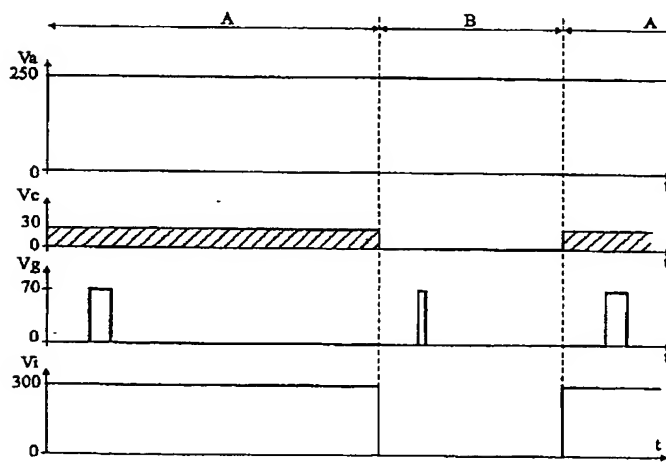
【図 4 A】



【図 6】



【図 5】





(72)発明者 エルヴェ シーガル  
フランス国, 34090 モンペリエ, リ  
ュ デュ フオブール ブートネ, 23番  
地, レジダンス 24